

Les brevets CELL  
14 décembre 2006

## **1 ARCHITECTURE GENERALE**

### **1 - 20020138637**

26-sept-2002 **Computer architecture and software cells for broadband networks**  
Va avec 6526491

### **2 - 6526491**

25-févr-03 **Memory protection system and method for computer architecture for broadband networks**  
Va avec 20020138637

### **3 - 20050021944**

27-janv-05 **Security architecture for system on chip**  
Va avec

### **4 - 20050160097**

21-juil-05 **SIMD RISC microprocessor architecture**  
Va avec 20050097280, 20020138637

#### **1.1 Architecture du processeur**

### **5 - 6839828**

04-janv-05 **SIMD datapath coupled to scalar/vector/address/conditional data register file with selective subpath scalar processing mode**  
Va avec

#### **1.2 Enrichissements logiciels, programmation**

### **6 - 20050021944**

27-janv-05 **Security architecture for system on chip**  
Va avec 20050071651

### **7 - 20050071651**

31-mars-05 **System and method for encrypting data using a plurality of processors**  
Va avec 20020138637, 20050021944

### **8 - 20050071578**

31-mars-05 **System and method for manipulating data with a plurality of processors**  
Va avec 20020138637

## **2 COMPILATION, LIAISONS, CHARGEMENT, LANCEMENT**

### **9 - 20050071513**

31-mars-05 **System and method for processor dedicated CODE HANDLING**

Va avec 20020138637

**10 - 20050071828**

31-mars-05 **System and method for compiling source code for multi-processors environments**

Va avec 20020138637 , complete 20050081182 dans un des deux il manque une figure ?

**11 - 20050081112**

14-avr-05 **System and method for processor thread acting as a system service processor**

Va avec 20020138637 et EQUIVALENT au 2005/0071838 ?

**12 - 20050081182**

14-avr-05 **System and method for balancing computational load across a plurality of processors**

Va avec 20050071828, 20020138637 et EQUIVALENT au 2005/0071838 ?

**13 - 20050081181**

14-avr-05 **System and method for dynamically partitioning processing across a plurality of processors**

Va avec 20020138637 et EQUIVALENT au 2005/0071838 ?

**14 - 20050081201**

14-avr-05 **System and method for grouping processors**

Va avec 20020138637

**15 - 20050081203**

14-avr-05 **System and method for asymmetric heterogeneous multi-threaded operating system**

Va avec 20020138637

**16 - 20050086655**

21-avr-05 **System and method for loading software on a plurality of processors**

Va avec 20020138637

**17 - 20050091473**

28-avr-05 **System and method for managing a plurality of processors as devices**

Va avec 20020138637

**18 - 20050097280**

05-mai-05 **System and method for sharing memory by heterogeneous processors**

Va avec 20020138637, 20050160097, 20050097231

**19 - 20050120187**

02-juin-05 **External data interface in a computer architecture for broadband network**

Va avec 20020138637

## 2.1 Vie des programmes

### 20 - 20040083342

29-avr-04 Method and apparatus for enabling acces to global data by a plurality of codes in an integrated executable for a heterogeneous architecture

Va avec FAMILLE

### 21 - 20040083331

29-avr-04 Method and apparatus for mapping debugging information when debugging integrated executables in a heterogeneous architecture

Va avec FAMILLE 0083342, 0083462

### 22 - 20040083455

29-avr-04 Method and apparatus for overlay management within an integrated executable for a heterogeneous architecture

Va avec FAMILLE 0083462

### 23 - 20040083458

29-avr-04 breakpointsdebug

Va avec FAMILLE 0083462

### 24 - 20040083462

29-avr-04 Meth and apparatus for creating and executing integrated executables in a heterogeneous architecture

Va avec FAMILLE 0083342

## 3 CACHES

### 25 - 20040162946

19-août-04 Streaming data using locking cache

Va avec

### 26 - 20050055505

10-mars-05 Software controlled cache set management with software-generated class identifiers

Va avec

### 27 - 20050055506

10-mars-05 cache Pseudo LRU

Va avec

### 28 - 20050055507

10-mars-05 cache controle par soft

Va avec

### 29 - 20050055513

10-mars-05 cache pseudo LRU

Va avec

### 3.1 Cohérence des caches

#### 30 - 20040107321

03-juin-04 symetric multi proc

Va avec identiques ??? 6779049

#### 31 - 6779049

17-août-04 Symetric mutiprocessing system with attached processing units ...

Va avec 0080998

#### 32 - 20040249995

09-déc-04 Memory management for multi processor system

Va avec 0080998 et 6779049

#### 33 - 20050080998

14-avr-05 Method and appraatus for coherent memory structure..

Va avec 0249995 et 6779049

#### 34 - 6907477

14-juin-05 DMA adress translation

Va avec identiques ??? 6779049

## 4 MEMOIRE VIRTUELLE

#### 35 - 20020078308

20-juin-02 symetric multi proc

Va avec 20020078285 ? a verifier

#### 36 - 20020078285

20-juin-02, plus tôt symetric multi proc, interrupt RPC

Va avec 20020078308 ? a verifier

#### 37 - 20040117592

17-juin-04 Memory management for real time applications

Va avec

#### 38 - 20040160835

19-août-04 system multi proc

Va avec

## 5 DMA et communications

#### 39 - 20040117520

17-juin-04 On-chip data transfer in multi proc system

Va avec 20040117560, 6820143, 20050055478

#### 40 - 20040117560

17-juin-04 Updating remote locked cache

Va avec 20040117520, 6820143, 20050055478

**41 - 6820143**

16-nov-04 **Onchip data transfer in multi processor system**

Va avec 20050055478, 20040117520, 20050055478 (complémentaire)

**42 - 20040243738**

02-déc-04 **Methode for asynchronous DMA command completion notification**

Va avec

**43 - 20040264445**

30-déc-04 **External message passing method and apparatus**

Va avec

**44 - 20050027902**

03-févr-05 **DMA Completion mechanism**

Va avec

**45 - 20050027903**

03-févr-05 **Non-fenced list DMA command mechanism**

Va avec avec celui où il est question de commandes fenced pour le DMA. Probablement le 20050027902

**46 - 20050027899**

03-févr-05 **Cachable DMA**

Va avec 200500144337

**47 - 6865631**

08-mars-05 **Reduction of interrupts in RPC**

Va avec 20020078285 ? a verifier

**48 - 20050055478**

10-mars-05 **Proxy direct memory access**

Va avec 6820143 complémentaire, 20040117520, 20040117560

**49 - 20050120185**

02-juin-05 **Methods and apparatus for efficient multi-tasking**

Va avec

**50 - 20050144337**

30-juin-05 **DMA prefetch**

Va avec 20050027899

## **5.1 Bus**

**51 - 20040111546 et 20067043579**

10-juin-04 et 09-mai-06 **Ring topology based multiprocessor data access bus**

Va avec

**52 - 20050111478**

26-mai-05 **Distributed control load shaping method and apparatus**  
Va avec ?

## **6 Les inutiles ?**

Verifier que tous ces items ne font que partager des parties avec d'autres

### **53 - 20050081202**

14-avr-05 **System and method for task queue management of virtual devices using a plurality of processors**

Va avec

### **54 - 20020138701**

26-sept-02 **memory protection**

Va avec

### **55 - 20050097231**

05-mai-05 **titre a retrouver**

Va avec 20020138637, 20050160097, 20050097280

### **56 - 20030135582**

26-sept-02 **ressource dedication**

Va avec

### **57 - 20030229765**

11-déc-03 **memory protection et DMA**

Va avec 6526491

### **58 - 6526491**

25-févr-03 **Memory protection and method for computer architecture for broadband networks**

Va avec 20030229765 identique brevet format txt de 2002 et 20050160097

### **59 - 20050071526**

31-mars-05 **System and method for virtual devices using a plurality of processors**

Va avec

### **60 - 20050071404**

31-mars-05 **solving linear equations**

Va avec

### **61 - 6826662**

30-nov-04 **synchronization**

Va avec

### **62 - 6809734**

26-oct-04 **ressource dedication**

Va avec

## 7 douteux

**63 - 20040044880**

04-mars-04 **transfer control dynamic compil**

Va avec

**64 - 20050160200**

21-juil-05 **Processor system,...**

Va avec

**65 - 20040260746**

23-déc-04 **gestion de la bande passante**

Va avec